



SR1602

Carte PCI lecteur IRIG B

Manuel Technique

Copyright & Evolution

Les informations contenues dans ce document pourront faire l'objet de modifications sans préavis et ne sauraient en aucune manière engager Microsystèmes.

Aucune partie de ce manuel ne peut être reproduite ou transmise par quelque moyen que ce soit, électronique ou mécanique, y compris par photocopie, enregistrement, archivage ou tout autre procédé de stockage, de traitement et de récupération d'informations, pour d'autres buts que l'usage personnel du destinataire, sans la permission expresse et écrite de Microsystèmes.

Copyright 2007 Microsystèmes. Tous droits réservés.

EDITION	DATE	OBJET DE LA MODIFICATION
A	20/04/2007	Edition originale
B	21/09/2007	Rajout des dernières fonctionnalités

Support client : support@microsystemes.com

Site WEB : www.microsystemes.com

Téléphone : +33 (0) 5 62 87 10 70

Fax : +33 (0) 5 62 87 10 77

MICROSYSTEMES S.A.

Z.I. du Chapitre

14, rue Jean Perrin

31100 TOULOUSE - France

SOMMAIRE

1. GENERALITES	5
1.1 Synoptique.....	5
1.2 Fonctionnalités et Performances.....	7
2. INSTALLATION	9
2.1 Mise en place.....	9
2.2 Connexions	9
2.3 Connexions à effectuer	10
3. UTILISATION	11
3.1 Registres.....	11
3.1.1 Registre d'etat de la carte (status)	13
3.1.2 Registre de Contrôle	14
3.2 Fonctionnement de la carte	15
3.2.1 Dialogue avec le Décodeur IRIG B.....	15
3.2.2 Acces aux informations	15
3.2.3 Interruption périodique.....	15
3.2.4 Datation des événements	15
3.2.5 Asservissement de l'oscillateur local.....	16
4. INTERFACES	17
4.1 Connecteurs en face avant.....	17
4.1.1 Entrées/Sorties :	17
4.1.2 Entrée IRIG B.....	17
5. MAINTENANCE	19
5.1 Vérification du fonctionnement.....	19
5.2 Diagnostic des anomalies de fonctionnement.....	19
6. ANNEXE - UTILITAIRE KEEPCLK.....	21

ABBREVIATIONS

FPGA	Field Programmable Gate Array
1 PPS	Top seconde - 1 Pulse Per Second
UTC	Temps Universel Coordonné

1. GENERALITES

Le présent document détaille les spécifications et le fonctionnement de la carte PCI SR1602.

La carte reçoit des informations de temps par décodage d'une trame IRIG B.

La carte délivre le temps de manière autonome à partir de l'information maintenue au niveau de la carte même en l'absence de signal en entrée.

La carte génère un signal de référence 1 PPS correspondant au début de la trame IRIG B.

La carte respecte le standard de bus PCI 33 MHz. L'interface est de type "target".

1.1 SYNOPTIQUE

Le schéma de la figure 1 ci-dessous donne le schéma synoptique de la carte SR1602.

La carte est architecturée autour d'un FPGA Altera Cyclone qui intègre les fonctionnalités suivantes :

- Un processeur NIOS sous forme d'une IP (Intellectual Property) qui réalise le pilotage de la carte et met à disposition les informations temporelles pour le bus PCI.
- Une interface PCI sous forme d'une IP qui assure la fonction de "target" PCI.
- Des fonctions logiques qui garantissent la stabilité et l'absence de jitter des parties métrologiques.

Le logiciel embarqué est stocké dans une mémoire FLASH.

L'horloge locale est asservie sur le 1PPS de l'IRIG B. Elle permet de générer une fréquence de 1 MHz qui constitue la fréquence de cadencement des compteurs internes pour délivrer le temps avec une résolution et une précision de 1 μ s.

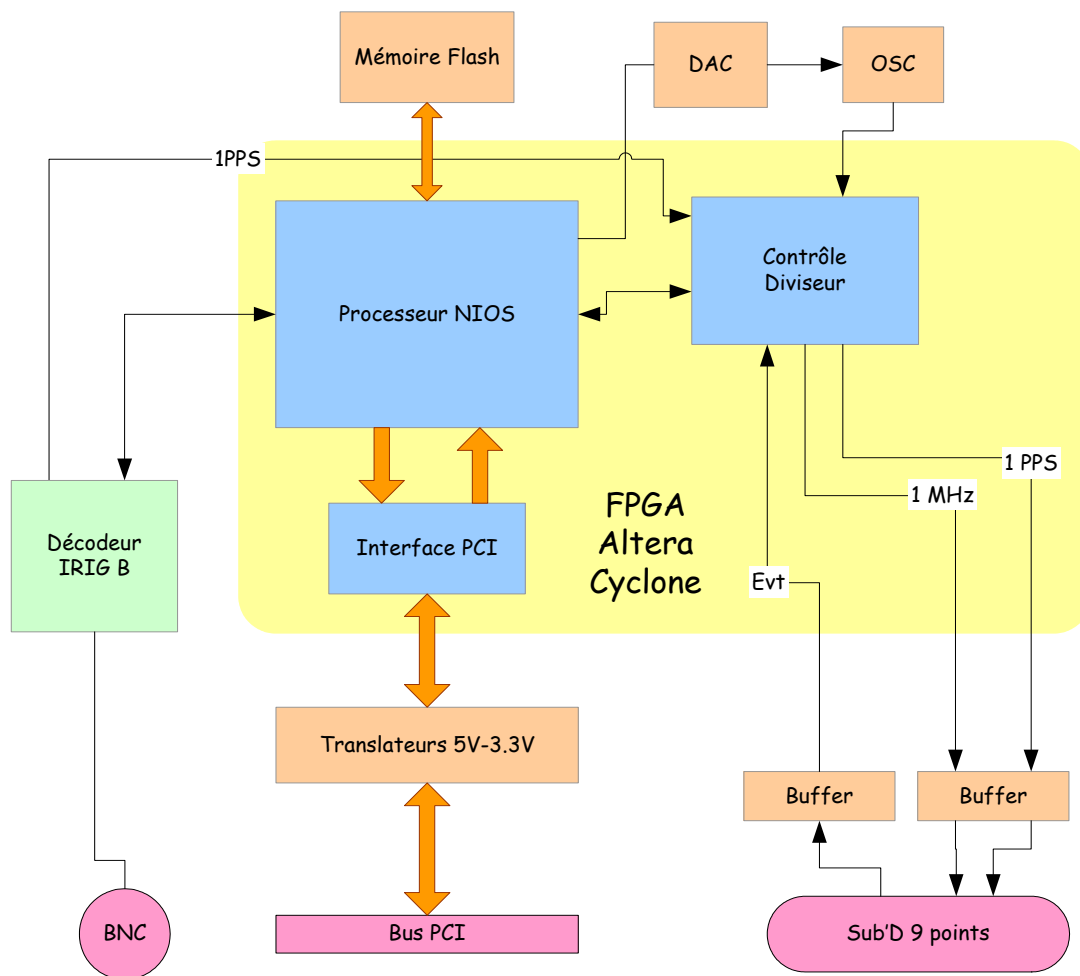


Figure 1 - Synoptique de la carte SR1602.

1.2 FONCTIONNALITES ET PERFORMANCES

Le tableau ci-dessous récapitule les fonctionnalités et les performances de la carte.

Description	Caractéristiques
Oscillateur local	Oscillateur 16 MHz \pm 50 ppm. Asservi sur l'IRIG B.
Sortie 1 PPS	Sortie RS422 durée 100 μ s. Front montant synchrone du 1 PPS IRIG B.
Sortie 1 MHz	Sortie RS422. Fréquence 1 MHz issue de l'oscillateur local.
Entrée code temps	IRIG B standard, IRIG B AFNOR ou IRIG B IEEE1344. Porteuse 1 KHz modulée 1/3, 1/1 niveau 0,5 à 6 V crête-crête. Impédance d'entrée 600 Ω .
Temps	Date et heure avec une résolution et une précision de 1 μ s.
Interruption périodique	0,1s à 99,9s par pas de 0,1s. Interruption masquable par logiciel.

Page laissée intentionnellement blanche.

2. INSTALLATION

L'installation de la carte ne nécessite aucun réglage préalable.

2.1 MISE EN PLACE

La carte doit être enfichée dans un "slot" PCI puis fixée au châssis du PC par son bandeau métallique.

2.2 CONNEXIONS

La carte dispose sur sa face avant de deux connecteurs dédiés aux fonctions suivantes, de haut en bas :

Sorties signaux de synchronisation 1 PPS, 1 MHz.

Entrée code temps IRIG B.

La figure 2 donne l'implantation de ces connecteurs.

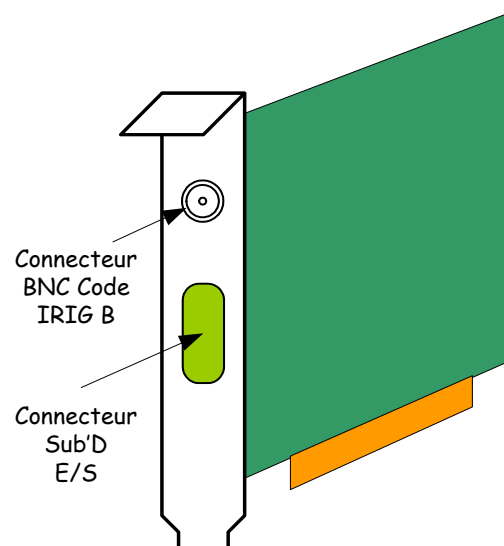


Figure 2 - Implantation des éléments sur la face avant

Le chapitre 4 précise pour chacun de ces connecteurs le brochage et la nature des signaux.

2.3 CONNEXIONS A EFFECTUER

Pour un fonctionnement nominal, il est nécessaire de connecter au moins le câble véhiculant le code IRIG B.

L'utilisation des entrées/sorties est optionnelle et dépend des nécessités du système.

Interfaces

3. UTILISATION

3.1 REGISTRES

La carte occupe un espace de 256 octets dans l'espace mémoire. Les différents registres sont positionnés dans cet espace comme l'indique le tableau ci-dessous. L'adresse de base de la carte est définie automatiquement par le BIOS lors de la phase de démarrage du PC.

La carte est reconnue par les identificateurs **VENDOR_ID** et **CHIP_ID** qui sont les suivants respectivement : **0x9010** et **0xCB01**.

Les informations peuvent être accédés sous la forme d'octets, de mots de 16 bits ou de mot de 32 bits. L'ordre des octets utilise la convention "Little endian" c'est-à-dire octet de poids faible en tête.

Pour garantir, l'intégrité des informations de temps, le temps est figé dans les registres lorsque l'on accède à l'une quelconque des informations de temps. Pour terminer la transaction et permettre à nouveau la mise à jour du temps dans les registres, il est nécessaire de lire le "Temps dans la seconde" (registre 0x02) par un accès 32 bits.

Adresse (Base +)	Accès	Fonction	Taille (bits)
<i>Etat de la carte</i>			
0x00	R	Status	16
<i>Temps local</i>			
0x04	R	Temps dans la seconde (en μ s)	32
0x10	R	Quantième ou jour de l'année (1-366)	16
0x12	R	Année	16
0x14	R	Mois (1-12)	8
0x16	R	Jour du Mois (1-31)	8
0x18	R	Jour de la semaine (0-6 ; Dimanche = 0)	8
0x1A	R	Heure (0-23)	8
0x1C	R	Minute (0-59)	8
0x1E	R	Seconde (0-59)	8
<i>Informations retournées par le décodeur IRIG B</i>			
0x20	R	Quantième ou jour de l'année (1-366)	16
0x22	R	Année	16
0x24	R	Mois (1-12)	8
0x26	R	Jour du Mois (1-31)	8
0x28	R	Jour de la semaine (0-6 ; Dimanche = 0)	8
0x2A	R	Heure (0-23)	8

Adresse (Base +)	Accès	Fonction	Taille (bits)
0x2C	R	Minute (0-59)	8
0x2E	R	Seconde (0-59)	8
<i>Contrôle de la carte</i>			
0x80	R/W	Contrôle	16
0x82	R/W	Année initiale	16
0x84	R/W	Période de l'interruption périodique N x 0,1 s	16
0x86	R	Ecart entre 1 PPS local et 1 PPS IRIG en μ s	16
<i>Datation</i>			
0x88	R	Datation front montant (seconde du jour : 0 à 86399)	32
0x8C	R	Datation front montant (μ s : 0 à 999999)	32
0x90	R	Datation front descendant (seconde du jour : 0 à 86399)	32
0x94	R	Datation front descendant (μ s : 0 à 999999)	32
<i>Informations de version</i>			
0xE0~0xE7	R	Chaîne de caractères version matérielle (Ex : ATxxxxxy)	8 x 8
0xE8~0xEF	R	Chaîne de caractères version logicielle (Ex : LOxxxxxy)	8 x 8

R = accès en lecture seulement, **W** = accès en écriture seulement, **R/W** = accès en lecture et écriture

Interfaces

3.1.1 REGISTRE D'ETAT DE LA CARTE (STATUS)

Ce registre donne l'état de la carte.

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	EDL	SI	AD	TF3	TF2	TF1	TF0	ABP	ERD	ERB	ERS	ITP	DD	DM	MOD

- **MOD** : Mode de fonctionnement
0 : Fonctionnement en local
1 : Carte synchronisée par l'IRIG B
- **DM** : datation front montant du signal sur l'entrée de datation
0 : il n'y a pas eu de datation du front montant du signal sur l'entrée de datation depuis la dernière lecture du registre de datation front montant
1 : une nouvelle datation du front montant du signal sur l'entrée de datation a eu lieu
- **DD** : datation front descendant du signal sur l'entrée de datation
0 : il n'y a pas eu de datation du front descendant du signal sur l'entrée de datation depuis la dernière lecture du registre de datation front montant
1 : une nouvelle datation du front descendant du signal sur l'entrée de datation a eu lieu
- **ITP** : interruption périodique
1 : une interruption a eu lieu si le bit IP du registre control est actif
0 : pas d'interruption
Ce bit est remis à zéro en positionnant le bit RITP du registre control.
- **ERS** : défaut de niveau
0 : pas de défaut
1 : le niveau du signal entrant est hors plage
- **ERB** : défaut de bit
0 : pas de défaut
1 : la modulation du code entrant est incorrecte par rapport au standard IRIG B
- **ERD** : défaut de décodage
0 : décodage correct
1 : le signal entrant n'est pas correctement décodé
- **ABP** : absence de porteuse
0 : signal présent
1 : signal absent en entrée
- **TF3-TF0** : Bits TFOM retourné dans la trame IEEE 1344.
- **AD** : bit arrêt décompte dans le cas d'une configuration TD.
- **SI** : bit signe dans le cas d'une configuration TD.
- **EDL** : absence de dialogue entre le lecteur irig et l'altera.

3.1.2 REGISTRE DE CONTROLE

Ce registre permet de contrôler le fonctionnement de la carte.

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0	0	TD	AF	INI	RIP	FT	ID	IP

- **IP** : Validation interruption périodique
 0 : Aucune interruption n'est générée
 1 : Une interruption est émise périodiquement, l'intervalle entre deux interruptions est définie par la valeur du registre 0x84.
- **ID** : Validation interruption datation
 0 : Aucune interruption n'est générée
 1 : Une interruption est générée sur la transition du signal sur l'entrée datation, le front est défini par le bit FT.
- FT** : Choix du front déclenchant l'interruption de datation
 0 : front montant
 1 : front descendant
- RIP** : Acquiescement de l'interruption périodique. Ce bit doit être positionné à 1 dans le programme de service de l'interruption périodique pour faire retomber la demande d'interruption.
- **INI** : Demande d'initialisation de l'année
 0 : Pas de demande en cours
 1 : Lorsque le bit est positionné, le contenu du registre 0x82 est recopié dans l'information année. Le bit est remis à 0 automatiquement.
- **AF** : Option de décodage
 0 : Décodage IRIG B standard
 1 : Décodage IRIG B AFNOR ou IEEE 1344 (trames incluant l'année).
- **TD** : Option de décodage
 0 : Décodage TU
 1 : Décodage TD ou H0
 Le choix du décodage TD ou H0 est fait automatiquement en fonction du quantième :
 Si le quantième est nul décodage du TD sinon décodage du H0.

Au RESET, le registre de contrôle est reprogrammé avec tous les bits à zéro.

Interfaces

3.2 FONCTIONNEMENT DE LA CARTE

3.2.1 DIALOGUE AVEC LE DECODEUR IRIG B

Le dialogue avec le décodeur IRIG B s'effectue en série par une liaison SPI. Le décodeur envoie toutes les secondes des trames contenant l'information temps. Le temps date l'impulsion 1 PPS passée. La carte ajoute une seconde à ce temps reçu et stocke l'information dans une page d'une mémoire à double accès. Pendant la seconde en cours, le PC accède à une autre page qui contient les informations de la seconde précédente. De façon synchrone avec le 1 PPS, les deux pages sont permutées et la nouvelle information est mise à disposition pour la lecture.

3.2.2 ACCES AUX INFORMATIONS

Etant donné que l'accès aux informations de temps se fait en plusieurs accès, la carte SR1640 fige les informations de temps (c.a.d tous les registres de 0x10 à 0x7F) au moment où l'on accède l'un quelconque de ces registres, et ce, jusqu'à ce que l'on lise le registre des μ s (0x02) dont la lecture revalide à nouveau la mise à jour du temps.

Il convient donc de toujours terminer la lecture des informations de temps par une lecture du registre de déblocage.

Remarque : afin de ne pas bloquer indéfiniment la mise à jour du temps dans les registres par une lecture intempestive d'un registre, la carte revalide automatiquement la mise à jour après un délai de 10 ms. En pratique, la lecture par un programme d'application de tous les registres ne nécessite au maximum que quelques dizaines de microsecondes.

3.2.3 INTERRUPTION PERIODIQUE

Il est possible de générer une interruption périodique en validant le bit IP dans le registre de contrôle. L'intervalle entre deux interruptions est définie par la valeur du registre 0x84. La valeur est exprimée en dixièmes de seconde : 0,1 à 99,9 s.

Le signal d'interruption est synchrone du signal 1 PPS local : par exemple pour une interruption de période 0,1s, toutes les dix interruptions, le signal d'interruption est en phase avec le 1PPS local.

Lors de la validation de l'interruption périodique, la première interruption émise effectivement est celle qui sera en phase avec le prochain signal 1 PPS.

3.2.4 DATATION DES EVENEMENTS

La carte peut dater avec une précision et une résolution de 1 μ s les transitions du signal sur l'entrée de datation. La carte stocke dans des registres le temps au moment de la transition du signal, une datation est effectuée pour chaque front.

Il est possible de savoir qu'une datation a eu lieu :

- en lisant les bits correspondant (DM et DD) dans le registre d'état
- en activant l'interruption sur l'un des fronts (bits ID et FT du registre de contrôle).

Une fois qu'une datation a eu lieu, la datation de tout nouvel événement de même type (nouveau front montant ou nouveau front descendant) est suspendue jusqu'à que les registres de datation correspondant soient lus.

Les performances maximales dépendent donc :

- de la précision de datation : une impulsion inférieure à 1 μs va retourner des datations identiques pour les deux fronts
- la fréquence maximale acceptable du signal est limitée par le temps de réaction du système : délai de prise en compte et de datation ($< 100\mu s$) + délai de traitement du logiciel d'application (réaction à l'interruption, lecture des registres de datation, traitement).

Dans le cas où l'interruption datation est activée, la lecture des informations de datation doit être effectuée dans le programme de service de l'interruption pour faire retomber la demande d'interruption.

3.2.5 ASSERVISSEMENT DE L'OSCILLATEUR LOCAL

L'oscillateur local est asservi sur le top 1 PPS délivré par le lecteur IRIG .

La base de temps utilisée par la carte est dérivée de l'oscillateur local. Le registre 0x82 donne l'écart en μs entre le 1 PPS local et le 1 PPS IRIG.

Si le lecteur IRIG n'est pas en mesure de fournir un temps valide, la carte continue à fonctionner en autonome, l'oscillateur local garde la dernière valeur de calage.

Interfaces

4. INTERFACES

Ce chapitre précise la nature des connecteurs d'interfaces.

4.1 CONNECTEURS EN FACE AVANT

Les connecteurs en face avant sont destinés à accueillir les câbles de liaison avec l'environnement de l'équipement.

4.1.1 ENTREES/SORTIES :

Type de connecteur : Sub'D 9 points femelle

Niveau du signal : RS422/RS485

Contact	Définition du signal
1	<i>Réservé (Entrée B)</i>
2	Entrée datation (B)
3	Sortie 1 MHz (B)
4	Sortie 1 PPS (B)
5	Masse électrique (GND)
6	<i>Réservé (Entrée A)</i>
7	Entrée datation (A)
8	Sortie 1 MHz (A)
9	Sortie 1 PPS (A)

NB. La carte dispose d'une entrée RS422 en réserve pour des options particulières. Ne rien connecter sur ces broches.

4.1.2 ENTREE IRIG B

Type de connecteur : BNC isolée.

Contact	Définition du signal
Ame	Signal IRIG B
Blindage	Retour signal

L'entrée s'effectue sur un transformateur d'isolation.

Page laissée intentionnellement blanche.

5. MAINTENANCE

Compte tenu de la technologie CMS (composants montés en surface) utilisée, aucune opération de dépannage ne peut être faite par l'utilisateur en cas de panne de la carte.

5.1 VERIFICATION DU FONCTIONNEMENT

Sur la carte deux voyants à LED permettent de s'assurer rapidement du fonctionnement correct :

- La LED rouge doit clignoter au rythme de la seconde. Cela indique que le 1 PPS extrait de l'IRIG B est actif et que l'application tourne.
- La LED verte s'allume pour indiquer que la carte décode correctement le signal IRIG B.
Et que l'asservissement de l'oscillateur fonctionne.

5.2 DIAGNOSTIC DES ANOMALIES DE FONCTIONNEMENT

Le diagnostic des anomalies de fonctionnement se fait à l'aide de l'utilitaire de test livré avec la carte. Cet utilitaire permet de visualiser le registres d'état de la carte.

Le tableau ci-dessous donne les principales anomalies pouvant être constatées, leurs causes et les actions correctives éventuelles.

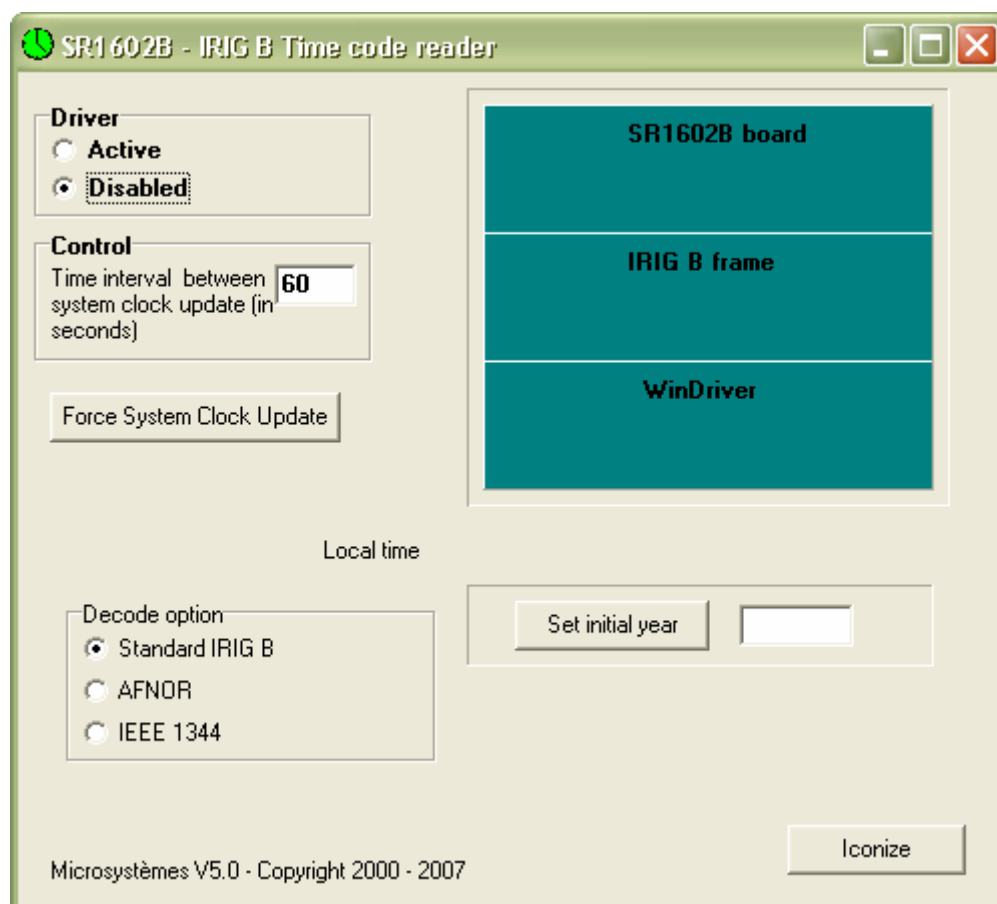
Constat	Cause probable	Action corrective
Le temps est incorrect dans les registres	a) La séquence d'accès aux données n'est pas respectée b) La carte est en panne	a) Vérifier l'application b) Faire réparer la carte
Absence du signal 1 PPS en sortie	a) La sortie est court-circuitée b) L'amplificateur de sortie est en panne c) La carte est en panne	a) Débrancher le câble et le vérifier b) Faire réparer la carte c) Faire réparer la carte

Page laissée intentionnellement blanche.

6. ANNEXE – UTILITAIRE KEEPCLK

Le programme utilitaire keepclk s'interface avec la bibliothèque de liaison dynamique sr1602b.dll. Cet utilitaire fonctionne en tâche de fond et met à jour périodiquement l'horloge locale du PC avec le temps lu sur la carte lorsque ce temps est synchronisé sur l'IRIG B.

L'interface de l'utilitaire est représentée par la figure ci-dessous.



Les trois pavés "SR1602B board", "IRIG B frame" et "Windriver" prennent des couleurs différentes suivant l'état de la carte :

"SR1640 board"	"IRIG B frame"	"Windriver"	Etat
Vert clair	Vert clair	Vert clair	Le temps est synchronisé par l'IRIG B, pas d'alarme.
Vert	Rouge	Vert clair	Le temps délivré est le temps local. Le décodage IRIG B est incorrect
-	-	Rouge	Le driver générique est en défaut : problème d'installation ou carte non détectée.

La sélection du type de décodage fait apparaître ou non la possibilité de programmer l'année initiale (uniquement en mode IRIG B standard). Pour le mode IEEE 1344, les bits TFOM extraits de la trame sont affichés.

L'appui sur le bouton "Force System Clock Update" force la mise à jour de l'horloge du PC avec le temps lu sur la carte.

La mise à l'heure de l'horloge du PC se fait automatiquement à la période sélectionnée. La période est modifiable interactivement par l'interface opérateur lorsque le "driver" est sur "Disabled". Si l'on veut modifier durablement cette période, il faut modifier la valeur de la clé du registre :

"HKEY_LOCAL_MACHINE\SOFTWARE\MicroSystemes\SR1602B\Params"

[illegible]

MICROSYSTEMES

www.microsystemes.com

Tél. +(33) 5 62 87 10 70

Fax +(33) 5 62 87 10 77